

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-076169

(43)Date of publication of application : 26.03.1993

(51)Int.Cl.

H02M 3/155

(21)Application number : 03-234442

(71)Applicant : HITACHI LTD

(22)Date of filing : 13.09.1991

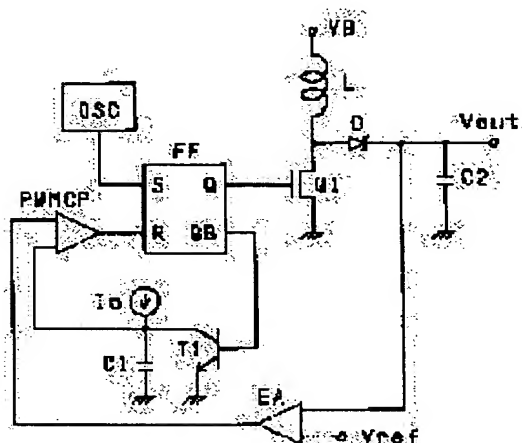
(72)Inventor : SAGA RYOHEI

(54) SWITCHING POWER SOURCE CIRCUIT

(57)Abstract:

PURPOSE: To stabilize an output voltage by inputting a DC voltage and a control reference voltage to an error amplifier, supplying a triangular wave formed based on the output voltage and the output signal of a latch circuit to a PWM comparator, and resetting the latch circuit.

CONSTITUTION: In order to set a DC voltage V_{out} to a desired stable voltage, the DC voltage and a reference voltage V_{ref} corresponding to the voltage V_{out} to be set are input to an error amplifier EA. A switching transistor T1 is provided across a capacitor C1, controlled to be switched by an inverted output QB of a latch circuit FF to generate a triangular wave. Then, the output QB is altered from an H level to an L level to turn OFF the transistor T1. As a result, the capacitor C1 is started to be charged by a constant current I_o to generate a triangular wave having a slope of excellent linearity. When the voltage value of the triangular wave overrides the output voltage of the amplifier EA, the circuit FF is reset.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-76169

(43)公開日 平成5年(1993)3月26日

(51)Int.Cl.⁵
H 0 2 M 3/155

識別記号 庁内整理番号
P 8726-5H

F I

技術表示箇所

審査請求 未請求 請求項の数2(全 5 頁)

(21)出願番号 特願平3-234442

(22)出願日 平成3年(1991)9月13日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 嵯峨 良平

群馬県高崎市西横手町111番地 株式会社

日立製作所高崎工場内

(74)代理人 弁理士 小川 勝男

(54)【発明の名称】 スイッチング電源回路

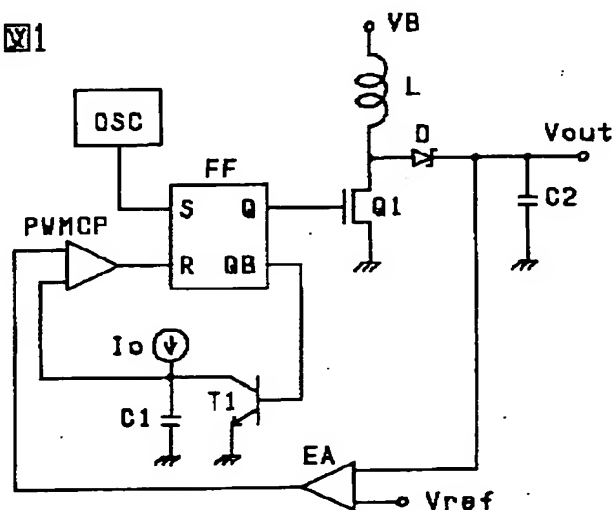
(57)【要約】

【目的】 簡単な構成で出力電圧の安定化と多用途化を実現したスイッチング電源回路を提供する。

【構成】 周期的なパルス信号によりセットされるラッチ回路の出力信号によりスイッチ素子を制御して、インダクタンス又はトランスを駆動し、このインダクタンス又はトランスの出力信号に基づいて形成された直流電圧と制御用基準電圧と誤差増幅回路に入力し、この出力電圧と上記ラッチ回路の出力信号に基づいて形成された三角波をPWMコンパレータに供給して上記ラッチ回路のリセットさせる。

【効果】 パルス信号によりスイッチング周波数が決定されるから外部同期が簡単となり、三角波をラッチ回路の出力信号により形成するからホワード、フライバックトランスの両トランスに使用でき、PWMコンパレータに供給される三角波の傾きにより制御ループ内の利得が最適に設定できるから出力電圧の安定化が図られる。

図1



【特許請求の範囲】

【請求項1】 周期的なパルス信号によりセットされるラッチ回路と、このラッチ回路の出力信号によりスイッチ制御されるスイッチ素子と、このスイッチ素子により駆動されるインダクタンス又はトランスと、上記インダクタンス又はトランスの出力信号に基づいて直流電圧を形成する整流回路と、この整流回路により形成された出力電圧と制御用基準電圧とを受ける誤差増幅回路と、上記ラッチ回路の出力信号に基づいて三角波を形成する三角波発生回路と、上記誤差増幅回路の出力信号と上記三角波発生回路により形成された三角波を受けて上記ラッチ回路のリセット信号を形成するPWMコンパレータとを備えてなることを特徴とするスイッチ電源回路。

【請求項2】 上記三角波発生回路は、定電流により充電動作が行われるキャパシタと、このキャパシタの両端に設けられて放電経路を構成し上記ラッチ回路の反転出力信号を受けるトランジスタとからなるものであることを特徴とする請求項1のスイッチング電源回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、スイッチング電源回路に関し、スイッチング周波数が一定のパルス幅変調方式のものに利用して有効な技術に関するものである。

【0002】

【従来の技術】 スイッチングレギュレータ用のパルス幅変調（以下、単にPWMという）制御用ICとして、三菱電機（株）から1988年に発表された『M51977, FP』がある。このICは、例えば三菱電機（株）発行の応用技術資料H01-006（4300-63, 2）に掲載されている。

【0003】

【発明が解決しようとする課題】 周期的なパルス信号によりセットされるラッチ回路により誘導負荷を駆動するスイッチ素子を制御するとともに、コンパレータの出力によりラッチ回路をリセットされるV（電圧）モード方式と呼ばれるものがある。この構成では、ラッチ回路、コンパレータ等からなる制御ループの利得が非常に高くなる。このため、出力電圧の僅かな変化にも応答してしまうため出力電圧が不安定になるという問題が生じる。そこで、図3に示すように発振回路OSCにより三角波を発生させてコンパレータPWMCPに供給するというVモード方式がある。この構成では、発振回路OSCにより三角波を形成する関係上スイッチング周波数を外部信号で同期をとって動作させることが難しい。これに対して、図3のようなC（電流）モード方式がある。このCモード方式では、主スイッチ電流が三角波になることを利用し、それを増幅回路Ampを介して増幅してコンパレータPWMCPに供給し、三角波の傾きによって制御ループ内の利得を下げて出力の安定化を図ることができる。しかし、このCモード方式では、上記主スイッチ電

流の三角波を利用する関係上、主スイッチに流れる電流がインダクタンス電流でなければならず、フライバックトランスには使用できるがホワードトランスに使用できなく、用途が限定されてしまうという問題がある。この発明の目的は、簡単な構成で出力電圧の安定化と多用途化を実現したスイッチング電源回路を提供することにある。この発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

10 【0004】

【課題を解決するための手段】 本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記の通りである。すなわち、周期的なパルス信号によりセットされるラッチ回路の出力信号によりスイッチ素子を制御して、インダクタンス又はトランスを駆動し、このインダクタンス又はトランスの出力信号に基づいて形成された直流電圧と制御用基準電圧と誤差増幅回路に入力し、この出力電圧と上記ラッチ回路の出力信号に基づいて形成された三角波をPWMコンパレータに供給して上記ラッチ回路のリセットさせる。

20

【0005】

【作用】 上記した手段によれば、パルス信号によりスイッチング周波数が決定されるから外部同期が簡単となり、三角波をラッチ回路の出力信号により形成するからホワード、フライバックトランスの両トランスに使用でき、PWMコンパレータに供給される三角波の傾きにより制御ループ内の利得が最適に設定できるから出力電圧の安定化が図られる。

【0006】

30 【実施例】 図1には、この発明に係るスイッチング電源回路の一実施例の回路図が示されている。同図の主要な回路素子は、公知の半導体製造技術により単結晶シリコンのような1つの半導体基板上において形成される。この実施例では、外部同期を容易にするために発振回路OSCは、一定の周期のパルスを形成するものである。それ故、発振回路OSCは、それ自体が外部により構成されてパルス信号のみが入力されるもの又は外部から供給される同期信号により一定のパルス信号を形成するようにされる。

40 【0007】 上記一定の周期のパルス信号は、セット入力信号としてラッチ回路FFに供給される。このラッチ回路FFの出力信号Qは、パワースwitch MOSFET Q1等のようなスイッチ素子のスイッチ制御信号として用いられる。このスイッチMOSFET Q1は、ソースが回路の接地電位に接続され、ドレインにインダクタンスLが負荷として設けられる。上記スイッチMOSFET Q1のオン状態によりインダクタンスLに電流を流してエネルギーを蓄える。スイッチMOSFET Q1のオフ状態により、インダクタンスLに大きな逆起電力が発生される。この逆起電力は、ダイオードDとキャパ

50

シタC2からなる平滑回路により平滑され、動作電圧V_Bに対して昇圧された直流電圧V_{out}が形成される。

【0008】上記直流電圧V_{out}を所望の安定した電圧に設定するため、この直流電圧と設定すべき直流電圧V_{out}に対応した基準電圧V_{ref}とは誤差増幅回路EAに入力される。

【0009】この実施例では、制御ループの安定化を図るために、上記ラッチ回路FFの反転出力QBが利用される。すなわち、定電流I_oをキャパシタC1に流して充電動作を行わせるとともに、キャパシタC1の両端にスイッチトランジスタT1を設けて、それを上記ラッチ回路FFの反転出力QBによりスイッチ制御して三角波を発生させる。上記のようなラッチ回路FFのセット動作に対応して反転出力QBは、ハイレベルからロウレベルに変化し、トランジスタT1をオフ状態にさせる。この結果、キャパシタC1には定電流I_oによる充電動作が開始されて直線性のよいスロープをもつ三角波が発生される。この三角波VCは、上記誤差増幅回路EAの出力信号とともにコンパレータPWMC Pに供給される。コンパレータPWMC Pは、上記誤差増幅回路EAの出力電圧に対して上記キャパシタC1への定電流I_oの充電動作により形成された三角波の電圧値が追越したときにラッチ回路FFをリセットさせる信号を発生し、上記スイッチMOSFETQ1をオフ状態にする。

【0010】この構成では、キャパシタC1の容量値又は定電流I_oの電流値によって三角波の傾きを自由に設定できるので、スイッチングコントローラの制御ループ内の利得を最適に調整できる。上記ラッチ回路FFは、一定の周波数のパルス信号によりセットするものであるため、外部同期が採りやすいという特長を持っている。また、出力直流電圧V_{out}と基準電圧V_{ref}とは誤差増幅回路に供給して出力電圧の制御を行う方式であるため、フライバックトランス、ホワードトランスあるいはインダクタンス駆動も可能となり用途を広くできる。

【0011】図2には、上記スイッチング電源回路の動作の一例を説明するための波形図が示されている。発振回路OSCにより形成されたパルス信号又は外部から供給されるパルス信号によりラッチ回路FFがセットされるので、出力信号Qは上記パルス信号に同期してロウレベルからハイレベルに変化する。

【0012】この出力信号Qのロウレベルからハイレベルへの変化に対応して、反転出力QBはハイレベルからロウレベルに変化する。これにより、トランジスタT1がオン状態からオフ状態にされ、キャパシタC1には定電流I_oによる充電動作が開始される。キャパシタC1の保持電圧VCは、この充電動作により三角波状に立ち上がる。

【0013】上記三角波VCの電圧値が同図で破線で示した誤差増幅回路の出力電圧に達すると、コンパレータPWMC Pはラッチ回路FFをリセットさせるリセット

信号を発生する。このリセット動作により、ラッチ回路FFの出力信号Qがロウレベルに変化し、スイッチMOSFETQ1をオフ状態に切り替える。また、ラッチ回路FFの反転出力QBがハイレベルに変化してトランジスタT1がオン状態になり、キャパシタC1を放電させる。このような動作により、上記一定の周期のパルス信号に対してラッチ回路FFがセットされる期間が、誤差増幅回路の出力電圧に対応して変化し、言い換えるならば、パルス幅変調が行われて出力電圧の制御が行われる。

【0014】上記の実施例から得られる作用効果は、下記の通りである。すなわち、

(1) 周期的なパルス信号によりセットされるラッチ回路の出力信号によりスイッチ素子を制御して、インダクタンス又はトランスを駆動し、このインダクタンス又はトランスの出力信号に基づいて形成された直流電圧と制御用基準電圧と誤差増幅回路に入力し、この出力電圧と上記ラッチ回路の出力信号に基づいて形成された三角波をPWMコンパレータに供給して上記ラッチ回路のリセットさせる。この構成では、パルス信号によりスイッチング周波数が決定されるから外部同期が簡単となり、三角波をラッチ回路の出力信号により形成するからホワード、フライバックトランスの両トランスに使用でき、PWMコンパレータに供給される三角波の傾きにより制御ループ内の利得が最適に設定できるから出力電圧の安定化が図られるという効果が得られる。第1のMOSFETのゲートにECLレベルの入力信号を供給し、ソースにレベルシフトされた回路の接地電位を供給し、第2のMOSFETのソースに上記入力信号を供給し、ゲートに所定の基準電圧を供給し、この第2のMOSFETのドレインに負荷手段を接続して入力と同相の増幅出力を形成して第1のMOSFETと直列形態に接続され上記第1のMOSFETとは逆導電型にされた第3のMOSFETを駆動して、これら第1と第3のMOSFETの接続点からレベルに変換された内部信号を形成する。この構成では、実質的には1段の回路でレベル変換動作が行われるから少ない素子数により低消費電力で高速のレベル変換機能を持つ入力バッファを得ることができるという効果が得られる。

(2) 上記三角波発生回路として、キャパシタと充電用定電流源及び放電用スイッチ素子を用いることにより、簡単な構成でスロープの設定が容易でしかも直線性のよい三角波を得ることができるという効果が得られる。

【0027】以上本発明者よりなされた発明を実施例に基づき具体的に説明したが、本願発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、三角波を形成するトランジスタT1のベースに供給される制御信号は、ラッチ回路FFの反転信号の他、発振回路O

SCのクロックパルス又はその反転信号から形成するもの、あるいはラッチ回路FFの出力Qから形成するもの等種々の実施形態を採ることができる。これは、制御ループ内の位相が負帰還になるように構成すればよいのだから、キャパシタC1の放電信号は、論理の組み立て方で種々の実施形態を採ることができるものである。同様に、ラッチ回路FFのセット入力とリセット入力とを入れ替えても制御ループ全体で負帰還になるようにすればよい。

【0028】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。すなわち、周期的なパルス信号によりセットされるラッチ回路の出力信号によりスイッチ素子を制御して、インダクタンス又はトランスを駆動し、このインダクタンス又はトランスの出力信号に基づいて形成された直流電圧と制御用基準電圧と誤差増幅回路に入力し、この出力電圧と上記ラッチ回路の出力信号に基づいて形成された三角波をPWMコンパレータに供給して上記ラッチ回路のリセットさせることにより、外部同

期が簡単となり、三角波をラッチ回路の出力信号により形成するからホワード、フライバックトランスの両トランスに使用でき、PWMコンパレータに三角波を供給するので出力電圧の安定化が図られる

【図面の簡単な説明】

【図1】この発明に係るスイッチング電源回路の一実施例を示す回路図である。

【図2】その動作の一例を説明するための波形図である。

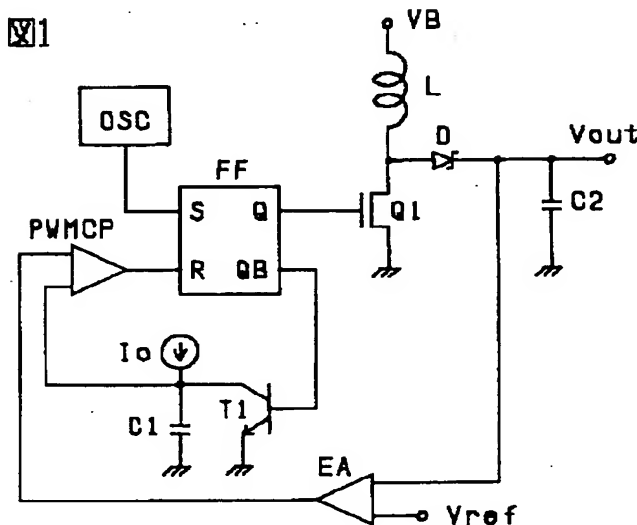
10 【図3】従来のVモード方式によるスイッチング電源回路の一例を説明するための回路図である。

【図4】従来のCモード方式によるスイッチング電源回路の一例を説明するための回路図である。

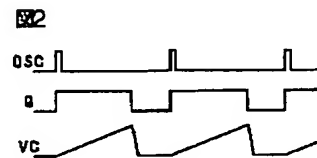
【符号の説明】

OSC…発振回路、FF…ラッチ回路、PWMCP…コンパレータ、EA…誤差増幅回路、Q1…MOSFET、T1…トランジスタ、C1…キャパシタ、I_o…定電流源、L…インダクタンス、D…ダイオード、C2…平滑キャパシタ。

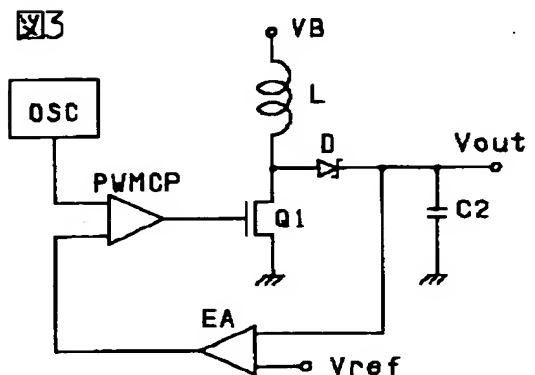
【図1】



【図2】



【図3】



【図4】

